

東芝CMOSデジタル集積回路 シリコン モノリシック

TC9245F, TC9245N

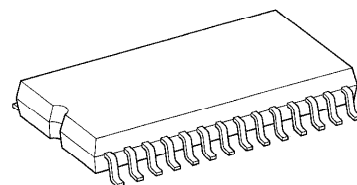
デジタルオーディオインタフェース用受信復調IC

TC9245F、TC9245N は、EIAJ「CP-340 規格」に準拠したデジタルオーディオインタフェース用受信復調ICです。

特 長

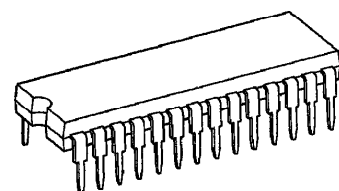
- SCMS (シリアル コピー マネージメント システム) に対応しています。
- 4 入力対応で、コアキシャルおよび光入力いずれにも対応しています。
- 同期信号の検出とパリティチェックの2種類のエラー検出を行い、エラーが検出されると一定時間出力データにミュートینگがかかります。
- 内蔵VCOにより、簡単にPLLを構成できます。
- 疑似ロック防止機能を内蔵しているため、ロックが確実です。
- VCOの発振停止機能付きです。
- CMOSシリコンゲート構造で低消費電力です。
- パッケージは、フラットパッケージ28ピンとシュリンクDIP28ピンの2種類です。

TC9245F



SOP28-P-450-1.27

TC9245N

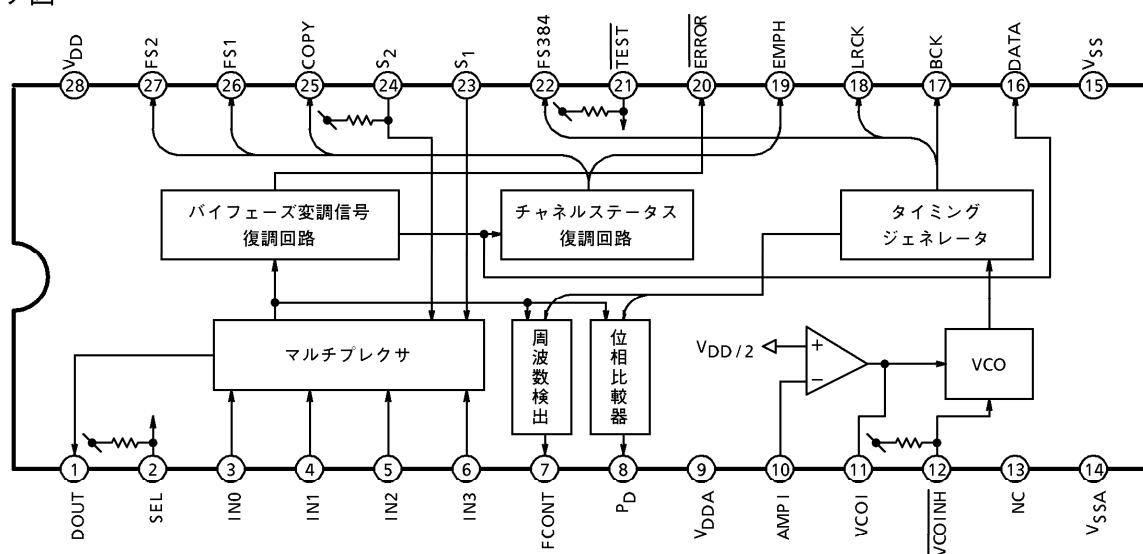


SDIP28-P-400-1.78

質量

SOP28-P-450-1.27 : 0.8g (標準)
SDIP28-P-400-1.78 : 2.2g (標準)

ブロック図



各端子の機能説明

端子 番号	記号	機 能 説 明				備 考
		I/O	パラレルモード	I/O	シリアルモード	
1	DOUT	O	IN0～IN2 選択出力端子。 IN3 選択時は“L” 固定出力。			プルダウン抵抗 + スイッチ付 き。
2	SEL	I	マイコンインタフェースのモード切り替え用入力端子。 “H” またはオープンでパラレルモード、“L” でシリアル モードに対応。			プルアップ抵抗付き。
3	IN0	I	デジタルオーディオデータ入力端子。			プルダウン抵抗 + スイッチ付 き。
4	IN1					
5	IN2					
6	IN3					
7	FCONT	O	PLL ミスロック検出信号出力端子。			3 ステート出力
8	P _D	O	位相比較器位相誤差信号出力端子。			3 ステート出力
9	V _{DDA}	—	アナログ電源電圧端子。			—
10	AMPI	I	LPF 用オペアンプ入力端子。			—
11	VCOI	O	オペアンプ出力端子。(VCO 発振制御電圧出力)			—
12	VCOINH	I	VCO 発振停止制御用入力端子。			—
13	NC	—	無接続端子。			—
14	V _{SSA}	—	アナロググランド端子。			—
15	V _{SS}	—	デジタルグランド端子。			—
16	DATA	O	デジタルオーディオデータ出力端子。			—
17	BCK	O	ビットクロック出力端子。(32fs)			—
18	LRCK	O	LR クロック出力端子。 L/R-ch 極性固定。	O	LR クロック出力端子。 L/R-ch 極性可変。	—
19	EMPH	O	エンファシス出力端子。“H” でエンファシスあり。			—
20	ERROR	O	エラー検出フラグ出力端子。“L” でエラー検出。			—
21	TEST	I	テスト用入力端子。			プルアップ抵抗付き。
22	FS384	O	384fs クロック出力端子。			—
23	S ₁	I	入力選択端子。	O	192fs または 128fs クロ ック出力端子。	—
24	S ₂	I	入力選択端子。	I	マイコンデータ入出力 モード切り替え端子。	プルアップ抵抗付き。
25	COPY	O	コピー禁止フラグ出力端 子“L” でコピー禁止。	I/O	マイコンデータ入出力端 子。	プルアップ抵抗付き。 オープンドレイン出力。
26	FS1	O	サンプリング周波数ビッ トのデコード出力端子。	I	マイコンデータラッチパ ルス入力端子。	
27	FS2	O		I	マイコンデータ転送ク ロック入力端子。	
28	V _{DD}	—	デジタル電源電圧端子。			—

概要説明

1. モード設定について

SEL 端子を“L”もしくは“H”レベルにすることで、通信モードの設定を行います。

パラレル通信はスタティックにモード設定を行い、シリアル通信はマイコンなどから図-1に示すとおり、シリアルデータ、転送クロック、ラッチパルスの3つの信号を入力しモード設定を行います。

表-1 端子名称変換表

端 子 名 称		シリアル通信モード時の機能	
パラレル時	シリアル時	I/O	
S ₁	CKOUT	O	192fs または 128fs クロックを出力
S ₂	$\overline{I/O}$	I	μ DATA 端子の入出力モード切り替え “H”で出力、“L”で入力モード
FS1	$\overline{LP}$	I	$\overline{I/O}=H$: データ出力トリガ信号入力 $\overline{I/O}=L$: データラッチパルス入力
FS2	$\overline{SCK}$	I	データ転送クロック入力
COPY	μ DATA	I/O	$\overline{I/O}=H$: チャネルステータス出力 $\overline{I/O}=L$: 内部設定シリアルデータ入力

(a) パラレル通信モード : (SEL = H)

このモードでは、FS1 および FS2 の2ビットでサンプリング周波数をデコード出力し、S₁ および S₂ で入力データ (内部取り込み) と DOUT 出力データの関係を下表のとおり設定します。

表-2 サンプリング周波数エンコード表

FS2	FS1	標準化周波数
L	L	44.1kHz
L	H	—
H	L	48kHz
H	H	32kHz

表-3 入出力設定表

S ₂	S ₁	内部処理	DOUT 端子
L	L	IN0	IN0
L	H	IN1	IN1
H	L	IN2	IN2
H	H	IN3	“L” 固定

(b) シリアル通信モード : (SEL = L)

このモードでは、データ入力モードで前記S₁ および S₂ を入力し、データ出力モードで表-5に示す各チャネルステータス信号を外部出力します。

以下、簡単にデータ入力モードおよび出力モードについて説明します。

● データ入力モード : ($\overline{I/O}=L$)

このモードでは、S₁、S₂、LRS、192Sの4つのビットが入力できます。

各ビットは、 $\overline{SCK}$ の立ち下がりエッジでIC内部へ取り込まれ、 $\overline{LP}$ の立ち下がりエッジで内部モードを更新します。

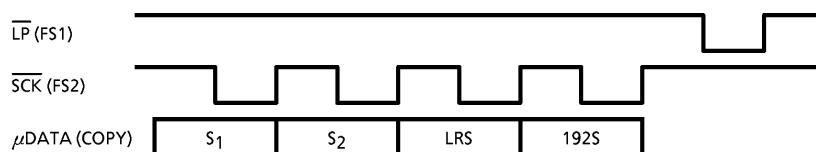


図-1 シリアルデータ入力タイミング

表-4 シリアルデータによる内部設定表

シリアルデータ	機 能 説 明
S ₁ , S ₂	パラレル設定モード時のS ₁ 、S ₂ 端子と同一動作
LRS	LRCKの位相を変える。“L”：パラレルモードと同じ、“H”：反転出力
192S	“H”：192fs クロックをCKOUT 端子から出力 “L”：128fs クロックをCKOUT 端子から出力

● データ出力モード：($\overline{I/O}$ = H)

このモードで、表-5に示すチャンネルステータス各ビットがモニタ可能です。
各ビットは、シリアルデータとして出力され、図-2にそのタイミングを示します。

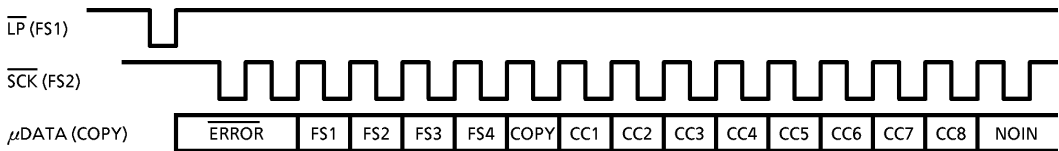


図-2 シリアルデータ出力タイミング

表-5 シリアルデータ出力内容

記号	内 容
ERROR	エラー検出結果
COPY	コピーフラグ
CC1~8	カテゴリービット
FS1~4	サンプリング周波数ビット
NOIN	選択された入力端子の無信号検出

注意-1：SCMSに対応のため、サンプリング周波数ビットはデコードしていません。

また、実際のシリアルデータ出力には、図-3に示すようにデータ1ビットごとにパリティ (先頭ビット $\overline{ERROR}$ からの偶数パリティ) が出力されます。

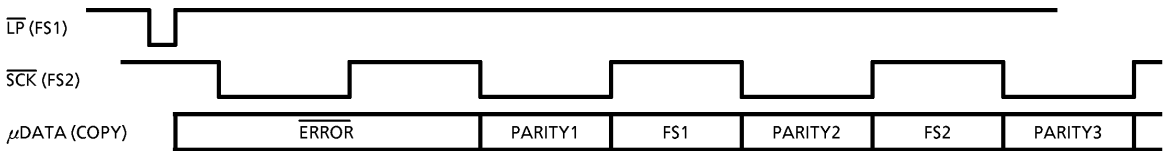


図-3 シリアルデータ出力モードでのパリティ出力タイミング

2. エラー検出について

エラーが検出されるとERROR 端子を“L”とし、出力データにミュートがかかります。
また、チャンネルステータスのラッチ動作も禁止し、前値をホールドします。
ノーエラーの状態が下表の時間続くとERROR 端子が“H”になり、正常動作となります。

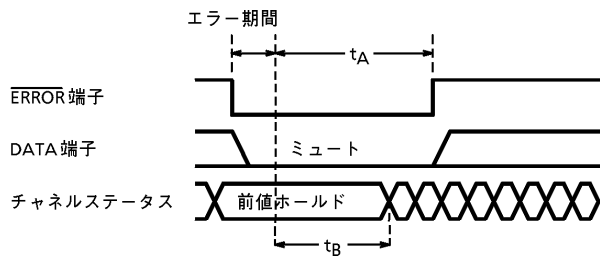


図-4 エラー時の内部動作タイミング

表-6 エラー検出動作の解除時間

サンプリング周波数 (kHz)	ERROR, DATA 端子 t_A (ms)	チャンネルステータス t_B (ms)
32	384.0	288.0
44.1	278.6	209.0
48	256.0	192.0

3. 無入力検出について

IN0~3 入力信号のエッジの有無を検出し、一定時間エッジがない場合はVCO の発振を自動的に低く抑えます。

表-7 入力データの無入力判定時間

サンプリング周波数 (kHz)	最後のエッジからの時間 (ms)
32	約 1000
44.1	約 750
48	約 700

4. ミスロック検出について

入力信号と発振周波数を比較することによりミスロックを検出し、ミスロックから抜けるための信号をFCONT 端子から出力します。

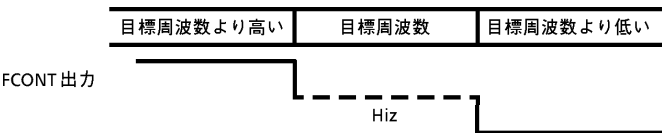


図-5 ミスロック検出動作タイミング

5. デジタルデータ入力端子について

IN0~3の入力部マルチプレクサ構成を図-6に示します。

ほかの端子へのクロストークを考慮し、未使用の端子は内部スイッチのオン/オフ制御で抵抗によるプルダウンが可能です。

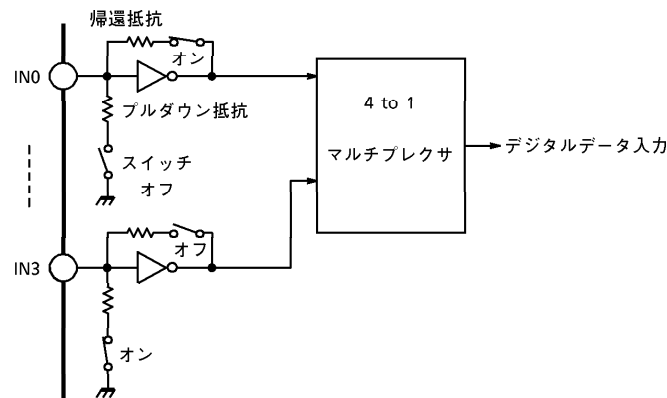


図-6 入力部マルチプレクサ構成

最大定格 (Ta = 25°C)

項 目		記 号	定 格	単位
電 源	電 圧	V _{DD}	-0.3~6.0	V
入 力	電 圧	V _{IN}	-0.3~V _{DD} +0.3	V
許 容 損 失	TC9245F	P _D	600	mW
	TC9245N		800	
動 作	温 度	T _{opr}	-25~75	°C
保 存	温 度	T _{stg}	-55~150	°C

電气的特性 (特に指定のなき場合、 $T_a = 25^\circ\text{C}$ 、 $V_{DD} = 5\text{V}$)

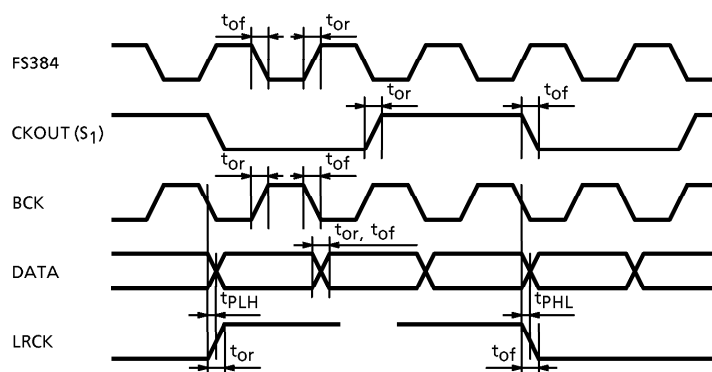
DC 特性

項 目	記 号	測定回路	測 定 条 件	最小	標準	最大	単位
動作電源電圧	V_{DD}	—	$T_a = -25 \sim 75^\circ\text{C}$	4.75	5.00	5.25	V
動作電源電流	I_{DD}	—	—	—	15.0	25.0	mA
入力電圧	"H" レベル	V_{IH}	V_{COINH} , $\overline{\text{TEST}}$, S_1 , S_2 , SEL , COPY , FS1 , FS2 , $\text{IN0} \sim 3$	4.0	—	V_{DD}	V
	"L" レベル	V_{IL}		0.0	—	1.0	
入力振 幅	V_{IN}	—	$\text{IN0} \sim 3$	0.4	—	5.0	V_{p-p}
入力電流 (1)	"H" レベル	$I_{IH}(1)$	S_1 , AMPI	$V_{IH} = 5.0\text{V}$ $V_{IL} = 0.0\text{V}$	—	1.0	μA
	"L" レベル	$I_{IL}(1)$			—	—	
入力電流 (2)	"H" レベル	$I_{IH}(2)$	$\text{IN0} \sim 3$	$V_{IH} = 5.0\text{V}$ $V_{IL} = 0.0\text{V}$	—	10	
	"L" レベル	$I_{IL}(2)$			—	—	
トリステート リーク電流	"H" レベル	I_{TLH}	FCONT , P_D	$V_{IH} = 5.0\text{V}$ $V_{IL} = 0.0\text{V}$	—	1.0	
	"L" レベル	I_{TLL}			—	—	
出力電流 (1)	"H" レベル	$I_{OH}(1)$	EMPH , $\overline{\text{ERROR}}$	$V_{OH} = 4.5\text{V}$ $V_{OL} = 0.5\text{V}$	—	—	mA
	"L" レベル	$I_{OL}(1)$			—	—	
出力電流 (2)	"H" レベル	$I_{OH}(2)$	DATA , BCK , LRCK , FS384 , DOUT	$V_{OH} = 4.5\text{V}$ $V_{OL} = 0.5\text{V}$	—	—	
	"L" レベル	$I_{OL}(2)$			—	—	
出力電流 (3)	"H" レベル	$I_{OH}(3)$	S_1 , FCONT , P_D	$V_{OH} = 4.5\text{V}$	—	—	
	"L" レベル	$I_{OL}(3)$	S_1 , FCONT , P_D , COPY , FS1 , FS2	$V_{OL} = 0.5\text{V}$	8.0	—	
プル ア ッ プ 抵 抗	R_{UP}	—	V_{COINH} , $\overline{\text{TEST}}$, S_2 , SEL , COPY , FS1 , FS2	—	20	—	$\text{k}\Omega$
プル ダ ウ ン 抵 抗	R_{DOWN}	—	$\text{IN0} \sim 3$, DOUT	—	1	—	

AC 特性

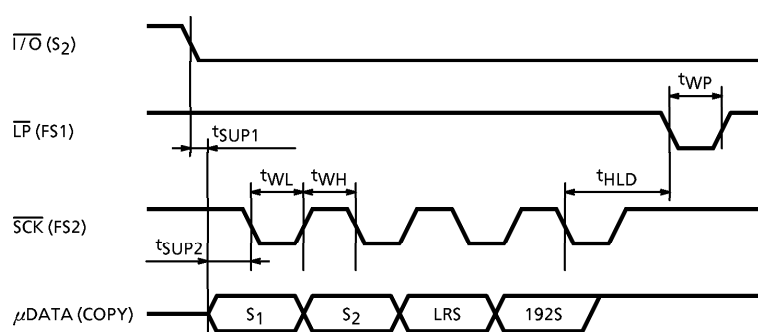
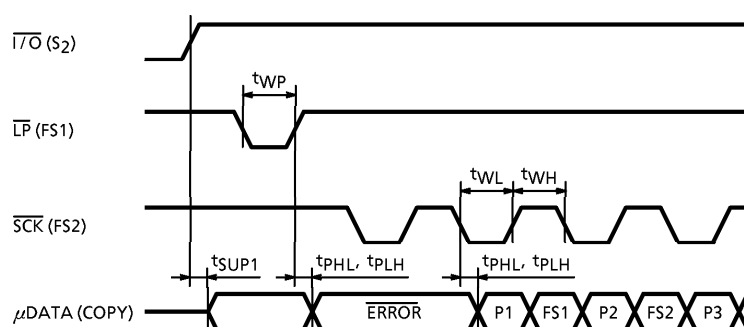
(1) クロック系およびデータ出力系タイミング

項 目	記 号	測定回路	測 定 条 件	最小	標準	最大	単位
出力立ち上がり時間	t_{or}	—	FS384 , BCK , LRCK , DATA $\text{CKOUT}(S_1)$	—	—	15	ns
出力立ち下がり時間	t_{of}	—		—	—	15	
遅 延 時 間	"H" レベル	t_{PHL}	$\text{BCK} \rightarrow \text{DATA}$, LRCK	—	—	25	ns
	"L" レベル	t_{PLH}		—	—	25	



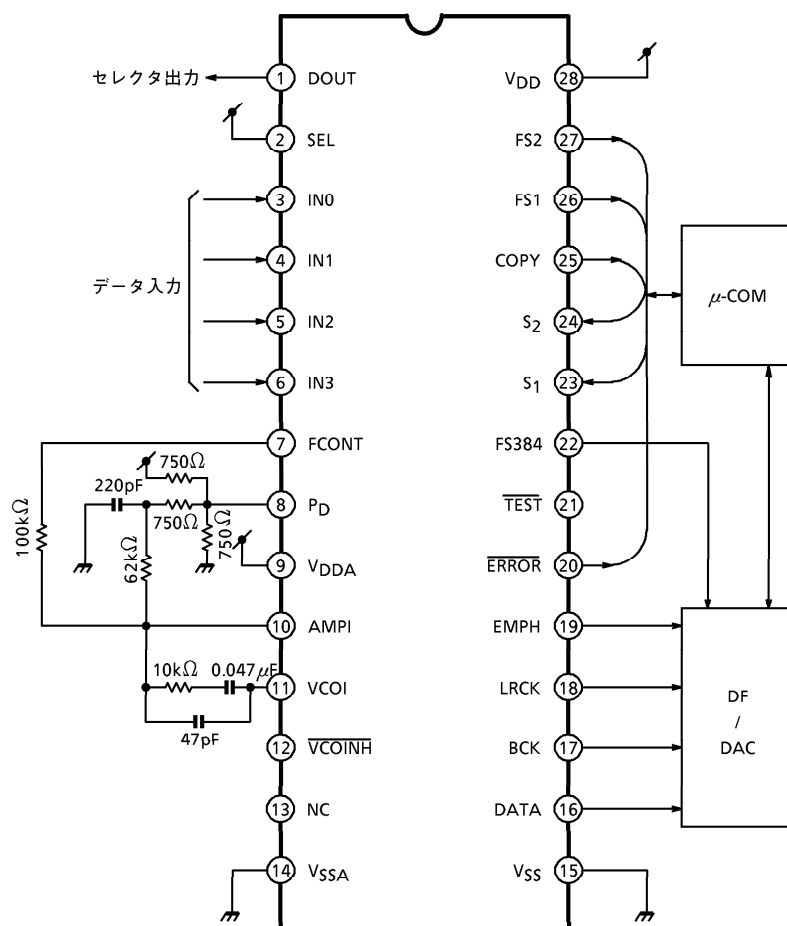
(2) マイコンインタフェース系タイミング (SEL=L: シリアル通信モード)

項 目	記 号	測定回路	測 定 条 件	最小	標準	最大	単位
伝 達 時 間	"H" レベル	tPHL	$\overline{SCK} \rightarrow \mu\text{DATA}$	—	—	1	μs
	"L" レベル	tPLH	$\overline{LP} \rightarrow \mu\text{DATA}$	—	—	0.2	
ス ト ロ ー ブ パ ル ス 幅	tWP	—	$\overline{LP}$	0.5	—	—	μs
ク ロ ッ ク パ ル ス 幅	"H" レベル	tWH	$\overline{SCK}$	1	—	—	μs
	"L" レベル	tWL	$\overline{SCK}$	1	—	—	
セ ッ ト ア ッ プ 時 間	tSUP1	—	$\overline{I/O} \rightarrow \mu\text{DATA}$	0.2	—	—	μs
	tSUP2	—	$\mu\text{DATA} \rightarrow \overline{SCK}$	0.5	—	—	
ホ ー ル ド 時 間	tHLD	—	$\overline{SCK} \rightarrow \overline{LP}$	0.5	—	—	μs

● データ入力モード ($\overline{I/O} = L$)● データ出力モード ($\overline{I/O} = H$)

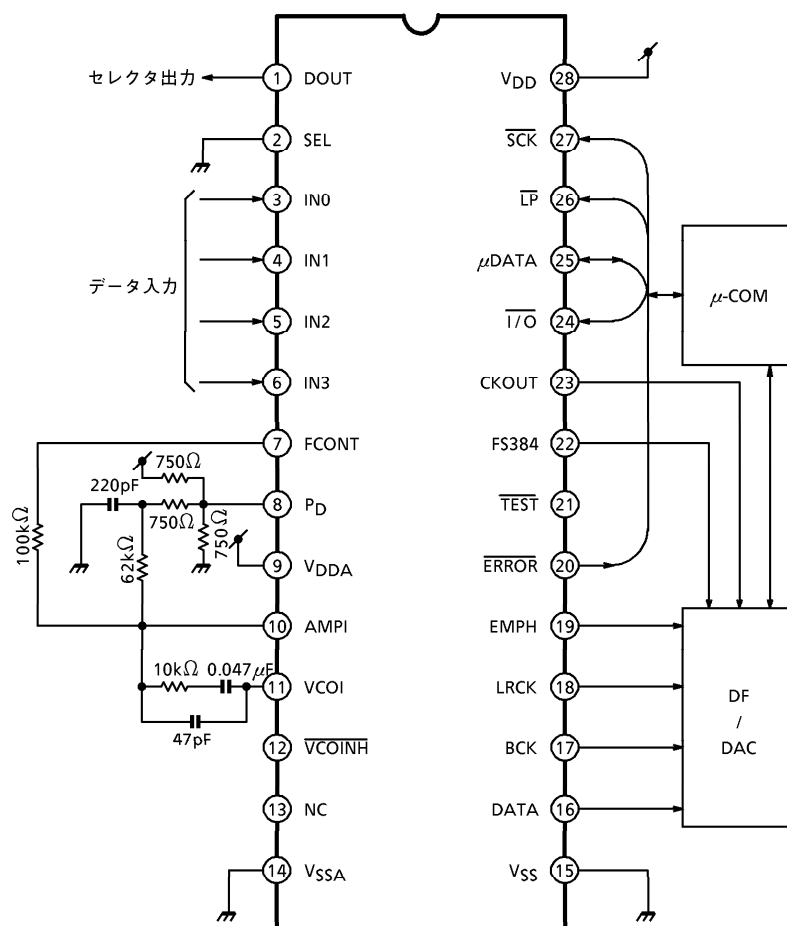
応用回路例

1. パラレル設定モード



(注意) 本製品は、電源/GNDラインなどに対する外乱の飛び込みや入力信号のジッタ、その他の使用条件(電源電圧や温度条件など)によってはPLLのロックが外れて不安定になる場合があります。本製品を使用の際は、回路の特性に応じて定数値を決定してください。
 なお、応用回路例にある定数値は、本製品の動作、応用を説明するためのものであり動作保証を行うものではありません。

2. シリアル通信モード

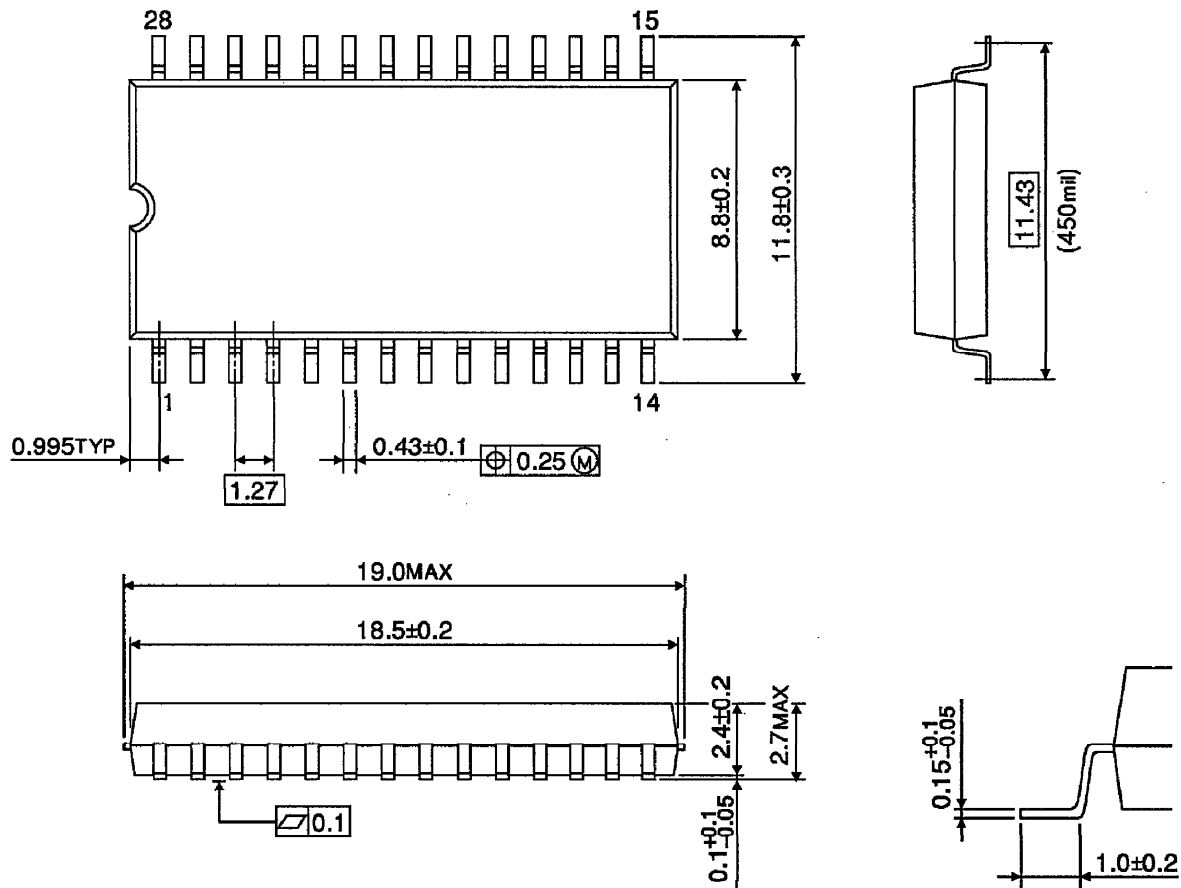


(注意) 本製品は、電源/GNDラインなどに対する外乱の飛び込みや入力信号のジッタ、その他の使用条件(電源電圧や温度条件など)によってはPLLのロックが外れて不安定になる場合があります。本製品を使用の際は、回路の特性に応じて定数値を決定してください。
 なお、応用回路例にある定数値は、本製品の動作、応用を説明するためのものであり動作保証を行うものではありません。

外形図

SOP28-P-450-1.27

単位 : mm

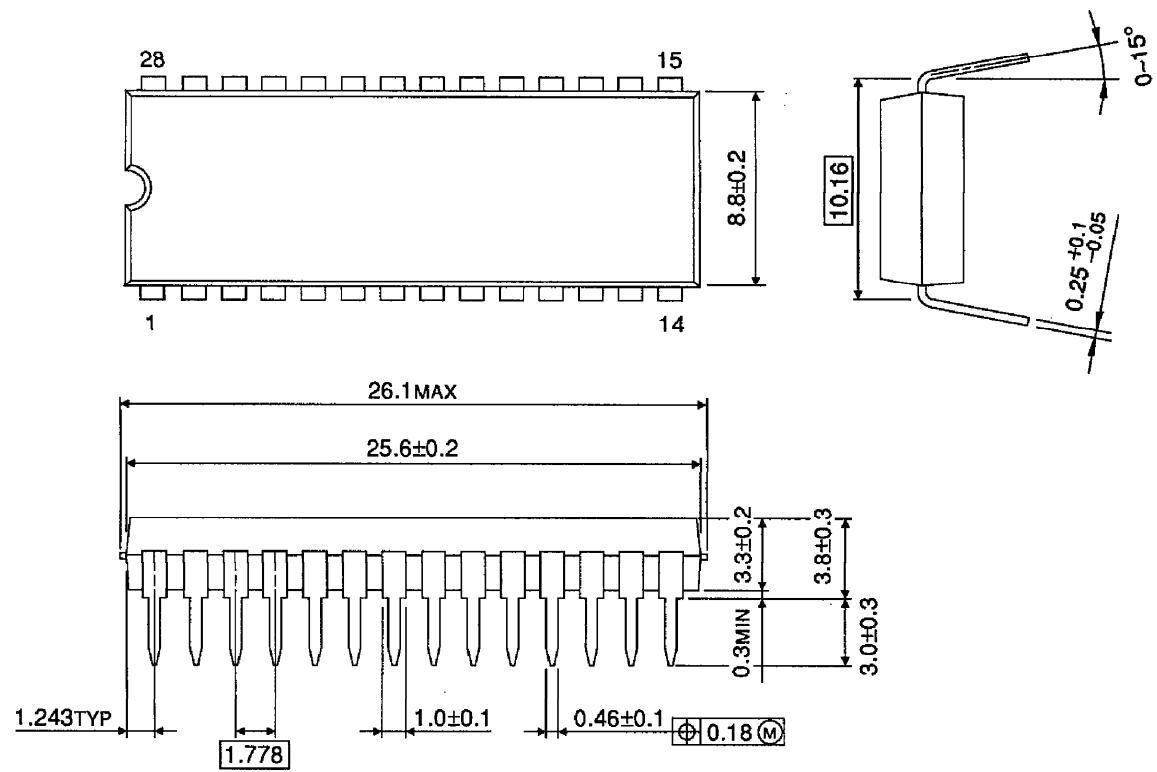


質量 : 0.8g (標準)

外形図

SDIP28-P-400-1.78

単位 : mm



質量 : 2.2g (標準)

当社半導体製品取り扱い上のお願い

000629TBA

- 当社は品質、信頼性の向上に努めておりますが、一般に半導体製品は誤作動したり故障することがあります。当社半導体製品をご使用いただく場合は、半導体製品の誤作動や故障により、生命・身体・財産が侵害されることのないように、購入者側の責任において、機器の安全設計を行うことをお願いします。なお、設計に際しては、最新の製品仕様をご確認の上、製品保証範囲内でご使用いただくと共に、考慮されるべき注意事項や条件について「東芝半導体製品の取り扱い上のご注意とお願い」、「半導体信頼性ハンドブック」などをご確認ください。
- 本資料に掲載されている製品は、一般的電子機器(コンピュータ、パーソナル機器、事務機器、計測機器、産業用ロボット、家電機器など)に使用されることを意図しています。特別に高い品質・信頼性が要求され、その故障や誤作動が直接人命を脅かしたり人体に危害を及ぼす恐れのある機器(原子力制御機器、航空宇宙機器、輸送機器、交通信号機器、燃焼制御、医療機器、各種安全装置など)にこれらの製品を使用すること(以下"特定用途"という)は意図もされていませんし、また保証もされていません。本資料に掲載されている製品を当該特定用途に使用することは、お客様の責任でなされることとなります。
- 本資料に掲載されている製品は、外国為替および外国貿易法により、輸出または海外への提供が規制されているものです。
- 本資料に掲載されている技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社および第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。